

Appunti di Elettronica

Capitolo 6 - MOSFET

Analisi statica e di piccolo segnale

RICHIAMI SUI MOSFET	2
<i>Introduzione ai MOSFET: struttura tecnologica</i>	2
Simbolo circuitale	3
<i>Principi di funzionamento</i>	4
Zona lineare.....	6
Zona di saturazione	6
<i>Caratteristica corrente-tensione alla porta di uscita</i>	7
<i>Transcaratteristica I-V</i>	8
Il fattore di transconduttanza.....	8
<i>La transconduttanza</i>	9
Transconduttanza in zona di saturazione	9
Transconduttanza in zona lineare.....	10
<i>Conduttanza di uscita e modulazione della lunghezza di canale</i>	11
CIRCUITO INVERTITORE A MOSFET	13
<i>Introduzione</i>	13
<i>Determinazione del punto operativo</i>	13
<i>Caratteristica di trasferimento in tensione</i>	15
<i>Modello incrementale di un MOSFET</i>	16
<i>Modello circuitale incrementale</i>	18
<i>Guadagno di tensione nel circuito invertitore</i>	19
<i>Errore di non linearità</i>	21
Distorsione da non-linearità	23
Osservazioni conclusive	24

Richiami sui MOSFET

Introduzione ai MOSFET: struttura tecnologica

Utilizzando le proprietà elettroniche di una *struttura MOS* (dove l'acronimo "MOS" sta per "Metallo-Ossido-Semiconduttore"), è possibile realizzare un particolare tipo di transistor, che prende il nome di **MOSFET** (dove "MOSFET" sta per "*Metal-Oxide-Semiconductor Field Effect Transistor*", ossia "Transistore Metallo-Ossido-Semiconduttore ad effetto di campo"). Come indica questa denominazione, questo transistor appartiene alla classe dei *transistori ad effetto di campo*, così come i JFET esaminati nel capitolo precedente.

I MOSFET sono componenti particolarmente importanti nei moderni circuiti analogici integrati: in particolare, mentre le prime applicazioni di tali circuiti erano incentrate sull'uso di tecnologie esclusivamente MOS, attualmente esistono appositi processi in grado di combinare componenti bipolari e componenti MOS (si tratta delle cosiddette **tecnologie BI-CMOS**), mettendo così a disposizione dei progettisti il meglio di ambedue i sistemi.

I principali pregi dei MOSFET sono la semplicità della struttura tecnologica e l'elevata densità di integrazione ottenibile: questi fattori rendono il MOSFET particolarmente importante per i circuiti integrati su larga scala (*LSI, Large Scale of Integration*) e larghissima scala (*VLSI, Very Large Scale of Integration*) e in particolare per quelli digitali.

Così come tutti i FET, i MOSFET sono dispositivi unipolari e si differenziano perciò in base al drogaggio della regione di **canale**, cioè della regione attiva in cui viene fatta fluire la corrente. Così come per i JFET, anche i MOSFET sono realizzati essenzialmente in silicio.

Vediamo sinteticamente come è fatto un **MOSFET a canale n**:

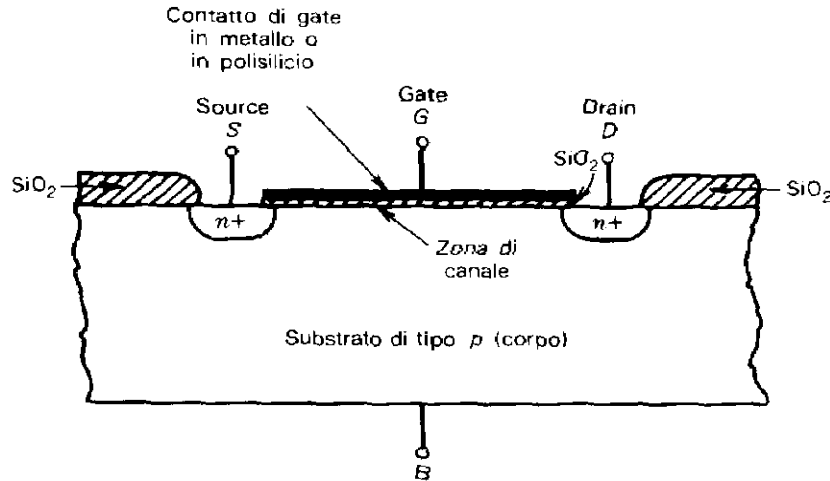
- si parte da una "fetta" di silicio drogata di tipo p;
- in tale fetta di semiconduttore si effettua una diffusione di tipo n⁺ allo scopo di realizzare i *contatti ohmici* tra i quali fluirà la corrente;
- si deposita, successivamente, prima un sottile *strato di ossido*, lasciando parzialmente scoperte le regioni di tipo n⁺, e poi uno *strato di metallo* (oppure di silicio policristallino);
- infine, si realizza un altro contatto metallico, che prende il nome di "*bulk*" (**substrato**) nella regione inferiore di silicio.

La struttura che viene fuori è riportata nella prossima figura (in sezione). Sostanzialmente, si tratta di una semplice struttura MOS cui però si aggiunge, come vedremo tra poco, un **canale**, in questo caso di tipo n, che congiunge le due regioni diffuse di tipo n⁺.

I parametri fondamentali di un MOSFET a canale n sono cinque:

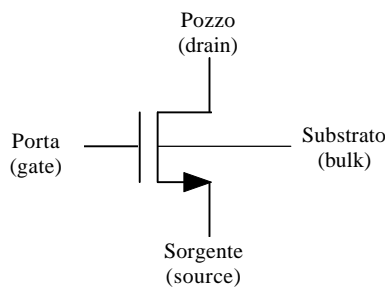
- la distanza tra le due giunzioni diffuse, che prende il nome di *lunghezza di canale* e si indica con **L**;
- la *larghezza* del canale, indicata con **W**;

- lo spessore x_{oss} dello strato di ossido;
- la profondità delle due regioni diffuse, indicata con r_j ;
- il drogaggio N_A del substrato.



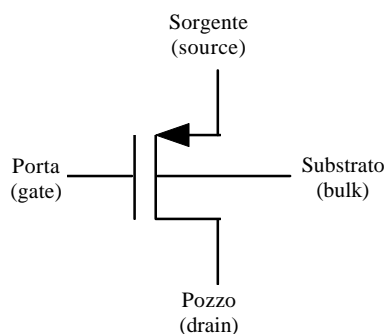
Simbolo circuitale

Il simbolo circuitale di un MOSFET a canale n è il seguente:



La freccia uscente dal terminale di **source** indica che la corrente (convenzionale) fluisce dal terminale **drain** verso il source (mentre gli elettroni vanno in realtà nel senso opposto), ossia dal terminale a tensione maggiore verso quello a tensione minore.

Il simbolo circuitale di un MOSFET a canale p è invece il seguente:



In questo caso, come potremo anche approfondire in seguito, il source ed il drain sono stati invertiti di posizione e questo a causa del fatto che, per un MOSFET a canale p, la polarizzazione è tale da portare il source ad una tensione maggiore del drain. La freccia va, sempre, sul terminale di source, ma è questa volta entrante, per cui indica una corrente (convenzionale) che va dal source verso il drain.

Facciamo infine osservare che, nella maggior parte delle applicazioni, il **terminale di bulk** dei MOSFET viene posto a massa (o comunque alla tensione più bassa dell'intero circuito nel quale il dispositivo è inserito) ed è per questo motivo che, spesso, tale terminale non viene nemmeno disegnato. Ciò comporta che i simboli di un MOSFET a canale n (brevemente **NMOS**) e di un MOSFET a canale p (brevemente **PMOS**) diventino in realtà i seguenti:



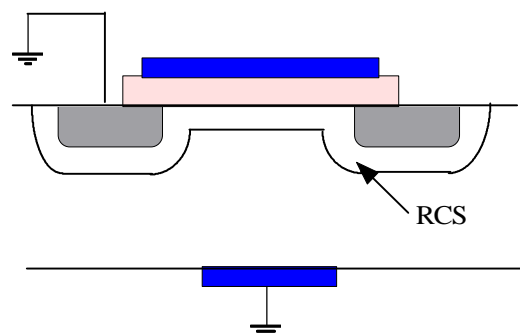
Esistono alcuni circuiti integrati realizzati nella cosiddetta **tecnologia complementare** (brevemente **CMOS**, che sta per *Complementary MOS*): essi sono caratterizzati dalla presenza contemporanea di NMOS e PMOS.

Nelle tecnologie PMOS e NMOS (che cioè sfruttano un solo tipo di dispositivi, o tutti a canale n o tutti a canale p), il substrato è comune a tutti i dispositivi. Al contrario, nelle tecnologie CMOS, i dispositivi di un tipo o dell'altro vengono fabbricati entro singole *zone di isolamento*, separate tra loro, che possono o meno venir collegate ad una tensione di alimentazione: se queste regioni di isolamento sono collegate ad una opportuna tensione di alimentazione, non è necessario indicare il terminale di bulk, mentre, se le singole regioni di isolamento sono collegate altrove, allora il terminale di bulk andrà disegnato.

Principi di funzionamento

Vogliamo descrivere velocemente, e solo a livello qualitativo, i meccanismi di conduzione della corrente in un MOSFET.

In condizioni di *equilibrio termico*, con i terminali di source e di bulk collegati a massa e con tensioni nulle applicate ai terminali di gate e di drain, il MOSFET si presenta nelle condizioni indicate nella figura seguente:



In conseguenza della presenza delle due giunzioni diffuse, è presente una regione di carica spaziale (RCS) avente un certo spessore, uniforme per tutto il dispositivo.

Finché manteniamo nulla la tensione gate-source (V_{GS}), il source ed il drain sono elettricamente isolati, in quanto non si è ancora formato alcun canale che li colleghi.

Lo stesso accade se applichiamo una tensione V_{GS} non nulla tra gate e source, mantenendola però inferiore alla cosiddetta **tensione di soglia** (indicata generalmente con V_{Th} per distinguerla dalla tensione termica V_T): essa rappresenta la tensione positiva, da applicare tra gate e source, perché si verifichi la cosiddetta **forte inversione** della parte di substrato di silicio situata all'interfaccia con l'ossido.

In queste condizioni, dunque, applicando una qualsiasi tensione V_{DS} tra il drain e il source, non si verifica alcun passaggio di corrente.

Le cose cambiano, invece, nel momento in cui la tensione V_{GS} raggiunge ed eventualmente supera la tensione di soglia: infatti, se questo accade, comincia la condizione di forte inversione, per cui si forma uno *strato di inversione*, detto appunto **canale**, all'interfaccia tra l'ossido e il substrato di silicio. Questo strato di inversione è uno strato praticamente superficiale (cioè di spessore ridottissimo), in cui i portatori maggioritari sono diventati gli elettroni nonostante il semiconduttore sia drogato di tipo p (da cui appunto il termine "inversione"): la sua presenza fa sì che gli elettroni possano adesso fluire tra il drain e source, conducendo perciò una corrente elettrica ⁽¹⁾ tra questi due terminali.

C'è però da sottolineare che, essendo V_{DS} molto piccola, anche la corrispondente corrente, per valori della V_{GS} ancora prossimi alla tensione di soglia, risulta comunque bassa, tanto che si parla di **corrente sotto soglia**: essa non risulta sufficientemente intensa da poter essere utilizzata nella maggior parte delle applicazioni, ma, allo stesso tempo, è tale da rappresentare una *corrente di perdita* che, spesso, complica il progetto di taluni circuiti.

Aumentando invece ancora di più la tensione V_{GS} , si ottengono due effetti:

- in primo luogo, un minimo aumento di carica nella RCS associata alle due giunzioni p-n;
- in secondo luogo, in base al *principio della neutralità della carica*, un elevato aumento della carica contenuta nello strato di inversione: ciò significa che aumenta la quantità di elettroni presenti e questo è proprio ciò che viene chiamato *effetto di campo* nei FET, in quanto l'aumento di elettroni equivale ad un aumento della conduttanza e quindi, a parità di tensione V_{DS} , ad un aumento della corrente.

Ovviamente, oltre che dalla tensione V_{GS} , la corrente I_{DS} dipende anche dalla tensione V_{DS} : infatti, mentre la V_{GS} regola in pratica la quantità di portatori disponibili per la conduzione, la V_{DS} è responsabile del trascinarsi di tali elettroni e quindi, appunto, dell'intensità della corrente.

Così come accade anche nei JFET, a seconda del valore della V_{DS} si ha una diversa dipendenza della I_{DS} dalla V_{DS} stessa, così come illustrato nei prossimi paragrafi.

¹ Si tratta di una pura *corrente di trascinarsi*, in quanto si suppone, in prima approssimazione, che non ci siano gradienti di concentrazione in questa regione.

Zona lineare

Finché la tensione V_{DS} si mantiene piccola, è lecito considerare costante la tensione lungo il canale ed è anche lecito ritenere uniforme l'andamento della RCS in corrispondenza delle giunzioni di drain e source; in queste condizioni, si verifica allora, per la I_{DS} , una dipendenza lineare dalla V_{DS} secondo la seguente equazione:

$$I_{DS} = 2k(V_{GS} - V_{Th})V_{DS}$$

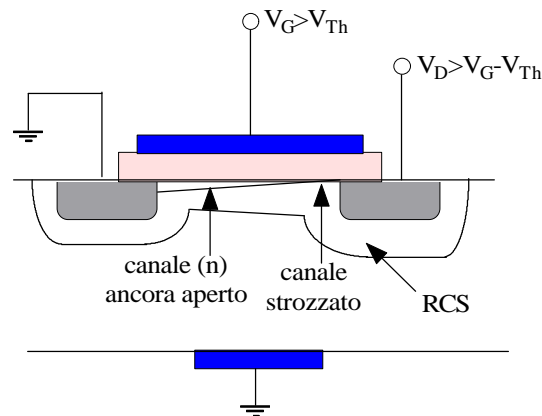
In questa espressione, k è un parametro, del quale parleremo diffusamente in seguito, che dipende dalla mobilità μ_n degli elettroni nel canale, dalla capacità C_{ox} associata allo strato di ossido (solitamente riferita all'unità di area) e dal rapporto W/L tra la profondità e la lunghezza del canale.

Se la tensione V_{DS} comincia a diventare più elevata, la tensione nel canale non può più essere ritenuta costante; in particolare, si riscontra in questo caso una dipendenza quadratica della I_{DS} dalla V_{DS} , secondo la seguente equazione:

$$I_{DS} = 2k \left[(V_{GS} - V_{Th})V_{DS} - \frac{V_{DS}^2}{2} \right]$$

Zona di saturazione

Quando la tensione V_{DS} assume valori particolarmente elevati, aumenta in modo più rilevante l'estensione della RCS in corrispondenza della giunzione di drain, per la quale la V_{DS} è una tensione di polarizzazione inversa; si arriva allora al momento in cui la RCS si estende, in corrispondenza del drain, a tal punto da strozzare il canale, ossia da ottenere quanto mostrato nella figura seguente:



Possiamo descrivere la situazione nel modo seguente:

- in condizioni di **strozzamento del canale**, che si verificano quando $V_{DS} > V_{GS} - V_{Th}$, ogni ulteriore aumento della V_{DS} va a localizzarsi principalmente ai capi della regione di canale che, essendo ormai svuotata, risulta altamente resistiva;
- di conseguenza, tali ulteriori aumenti di V_{DS} sono pressoché influenti per quella parte di canale ancora ricca di portatori: in prima approssimazione,

si può dunque ritenere che la corrente di drain diventi costante al variare di V_{DS} , ossia raggiunga il suo **valore di saturazione**.

La tensione a partire dalla quale si ottiene la saturazione della corrente prende il nome di **tensione drain-source di saturazione** e vale dunque

$$V_{DS,sat} = V_{GS} - V_{Th}$$

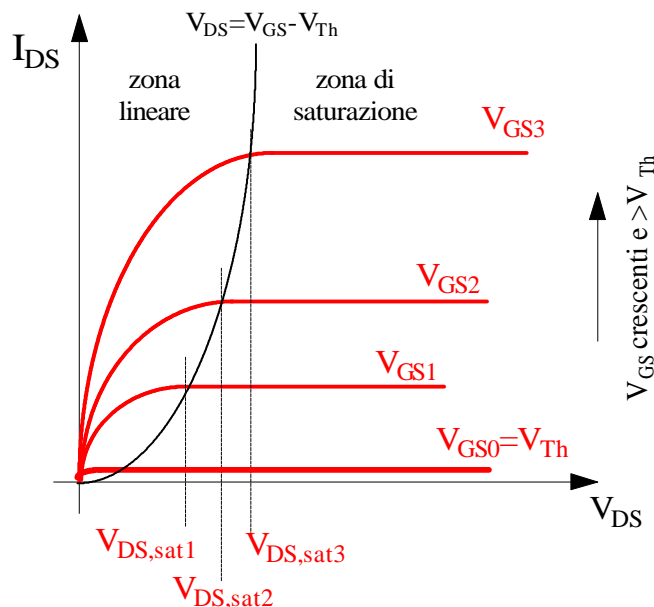
L'espressione della corrente in zona di saturazione si ottiene semplicemente sostituendo, nell'equazione relativa alla zona lineare, l'espressione appena citata della $V_{DS,sat}$: si ottiene

$$I_{DS} = k(V_{GS} - V_{Th})^2$$

Questa relazione mostra dunque una corrente di drain indipendente (almeno in prima approssimazione) dalla tensione di drain.

Caratteristica corrente-tensione alla porta di uscita

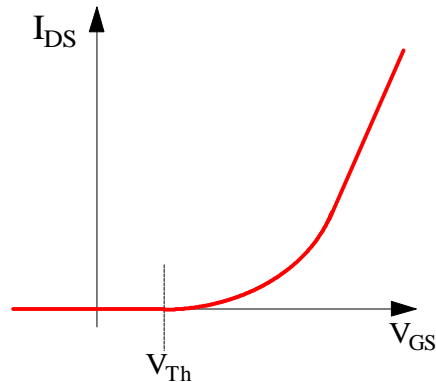
Mettendo insieme le due equazioni della corrente fornite nei paragrafi precedenti, si ottiene, per un MOSFET a canale n, il seguente andamento della corrente di drain in funzione della tensione drain-source ed al variare della tensione gate-source:



N.B. Per un **MOSFET a canale p a svuotamento**, le caratteristiche statiche si ottengono, da quelle appena tracciate, semplicemente invertendo tutte le polarità delle correnti e delle tensioni: la corrente (convenzionale) fluisce dal source verso il drain (come indicato dalla freccia nel simbolo circuitale) sotto l'azione di una tensione $V_{SD} > 0$ (ossia $V_{DS} < 0$) ed il canale viene indotto, ai fini della conduzione, solo da una tensione $V_{GS} < V_{Th} < 0$. Quanto maggiore è la V_{GS} in valore assoluto, tanto maggiore è la quantità di carica disponibile nel canale e quindi, a parità di V_{DS} , tanto maggiore è la corrente.

Transcaratteristica I-V

Mentre la caratteristica I-V tracciata nell'ultima figura fornisce la dipendenza della corrente di drain dalla tensione drain-source che muove i portatori nel canale, la cosiddetta **transcaratteristica I-V** fornisce la dipendenza della corrente dalla tensione gate-source V_{GS} che regola la conduttanza del dispositivo. Questa curva risulta fatta nel modo seguente:



Naturalmente, questa curva è relativa ad un prefissato valore della tensione V_{DS} : in particolare, la situazione riportata in figura è relativa al MOSFET in zona di saturazione, il che significa che quella curva è rappresentativa dell'equazione $I_{DS} = k(V_{GS} - V_T)^2$.

Facciamo inoltre osservare che, così come nei JFET, non ha senso tracciare una curva della corrente di gate in funzione della tensione V_{GS} : infatti, anche nei MOSFET la corrente che fluisce attraverso il gate si può ritenere nulla, visto che si tratta della corrente che fluisce attraverso un contatto metallo-semiconduttore, dove però il metallo ed il semiconduttore sono separati da uno strato di isolante.

Il fattore di transconduttanza

Abbiamo visto prima che, in entrambe le equazioni della corrente di drain (in zona lineare e in zona di saturazione), compare un parametro k (detto **fattore di transconduttanza**) che abbiamo detto dipendere dalla mobilità μ_n degli elettroni nel canale, dalla capacità C_{ox} associata allo strato di ossido (capacità solitamente riferita all'unità di area) e dal rapporto W/L tra la profondità e la lunghezza del canale. L'espressione analitica completa di tale parametro è la seguente:

$$k = \mu_n C_{oss} \frac{W}{2L}$$

Il motivo per cui spesso si usa questo parametro, invece di indicare direttamente le grandezze da cui dipende, è legato al fatto che è possibile pervenire alle due equazioni della I_{DS} seguendo due approcci diversi:

- un primo approccio è quello della cosiddetta **analisi a controllo di carica** ed è quello senz'altro più approssimato: esso si basa sulla ipotesi di fondo di assumere sempre costante la tensione all'interno del canale, il che significa,

fondamentalmente, che lo studio della fisica del dispositivo può essere condotto mediante semplici equazioni algebriche;

- il secondo approccio, della cosiddetta **analisi distribuita**, è invece più rigoroso, in quanto considera le variazioni della tensione nel canale in funzione della posizione e quindi conduce lo studio mediante equazioni differenziali.

Questi metodi di analisi forniscono equazioni della corrente abbastanza simili, specialmente per quanto riguarda il tipo di dipendenza (lineare, quadratica e così via) della corrente dalla tensione: tali equazioni risultano essere in ottimo accordo tra loro per bassi valori della tensione V_{DS} , mentre lo sono meno per alti valori di V_{DS} . Al fine di migliorare l'accordo, si introduce proprio il parametro k , che può essere determinato sperimentalmente e consente perciò di compensare le lacune dell'uno o dell'altro metodo.

La transconduttanza

Facendo riferimento alla transcaratteristica I-V, è possibile definire, per un MOSFET così come per un JFET, un fondamentale parametro (differenziale) che prende il nome di **transconduttanza**: questo parametro è definito analiticamente mediante la relazione

$$g_m = \left. \frac{\partial I_{DS}}{\partial V_{GS}} \right|_Q$$

In pratica, una volta fissato il punto di lavoro Q sulla transcaratteristica, ossia la terna di valori (V_{DS}, V_{GS}, I_{DS}) , e una volta linearizzata la caratteristica nell'intorno di tale punto, la transconduttanza misura la pendenza della transcaratteristica nel punto di lavoro considerato.

E' ovvio che, a seconda della regione di funzionamento del dispositivo (ossia, a parità di V_{GS} e di I_{DS} , a seconda del valore della V_{DS}), si avranno espressioni diverse di g_m , come descritto nei prossimi paragrafi.

Transconduttanza in zona di saturazione

Vediamo quanto vale la transconduttanza quando il MOSFET lavora in saturazione: avendo detto che l'espressione della corrente in questa regione di funzionamento è

$$I_{DS} = k(V_{GS} - V_{Th})^2$$

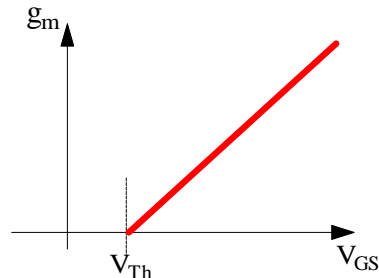
deduciamo che la transconduttanza vale

$$g_m = \frac{\partial}{\partial V_{GS}} (k(V_{GS} - V_{Th})^2) = 2k(V_{GS} - V_{Th})$$

Ovviamente, come già osservato in precedenza, come valore della V_{GS} va preso quello relativo al punto di lavoro prescelto, per cui concludiamo che

$$g_m = 2k(V_{GS}^Q - V_{Th})$$

Questa equazione mostra dunque che *la transconduttanza di un MOSFET (a canale n ad arricchimento), in zona di saturazione, aumenta linearmente all'aumentare della tensione V_{GS} :*



Questo risultato è identico a quello trovato per un JFET a canale n a svuotamento, per il quale la g_m cresce man mano che la V_{GS} diventa sempre meno negativa.

Volendo esprimere la g_m non in funzione della V_{GS} , ma in funzione della corrente I_{DS} , possiamo ragionare come segue: dall'equazione

$$I_{DS} = k(V_{GS} - V_{Th})^2$$

si ottiene che $V_{GS} - V_{Th} = \sqrt{\frac{I_{DS}}{k}}$ e quindi, sostituendo nell'espressione della g_m , otteniamo che

$$g_m = 2\sqrt{kI_{DS}^Q}$$

Questa equazione mostra dunque che *la transconduttanza aumenta all'aumentare della corrente di drain.*

Anzi, essa mostra che g_m aumenta con la radice quadrata della I_{DS} e questo è lo stesso risultato trovato anche per i JFET: anche qui, dunque, possiamo affermare che *per aumentare la g_m , è necessario aumentare notevolmente la I_{DS} .*

Transconduttanza in zona lineare

Passiamo a vedere che cosa accade se il dispositivo lavora nella regione lineare: abbiamo detto che, in questa regione di funzionamento, l'equazione che fornisce il valore della corrente è

$$I_{DS} = 2k \left[(V_{GS} - V_{Th})V_{DS} - \frac{V_{DS}^2}{2} \right]$$

dal che si deduce che la transconduttanza vale

$$g_m = \frac{\partial}{\partial V_{GS}} \left[2k \left((V_{GS} - V_{Th})V_{DS} - \frac{V_{DS}^2}{2} \right) \right] = 2kV_{DS}$$

Il valore di V_{DS} da prendere è sempre quello relativo al punto di lavoro prescelto, per cui concludiamo che la transconduttanza di un JFET che lavora in regione lineare vale

$$g_m = 2kV_{DS}^Q$$

Il risultato interessante evidenziato da questa relazione è che *in zona lineare, la g_m non dipende dalla V_{GS} , mentre cresce al crescere della V_{DS} .*

Anche questo risultato è identico a quello trovato nei JFET.

Conduttanza di uscita e modulazione della lunghezza di canale

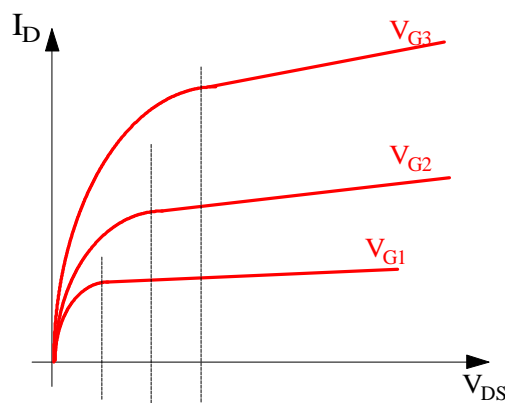
Mentre la transconduttanza g_m esprime le variazioni della corrente di drain I_{DS} dovute a variazioni della tensione V_{GS} , esiste un altro parametro fondamentale del MOSFET (così come nel JFET), che prende il nome di **conduttanza di uscita**, che esprime le variazioni della corrente di drain I_{DS} dovute a variazioni della tensione V_{DS} : la definizione analitica di questo parametro è quindi

$$g_o = \left. \frac{\partial I_{DS}}{\partial V_{DS}} \right|_Q$$

Ovviamente, così come la g_m poteva essere visualizzata nel piano (V_{GS}, I_{DS}) , la conduttanza di uscita può essere visualizzata nel piano (V_{DS}, I_{DS}) : fissato il punto di lavoro Q e linearizzata la caratteristica $I_{DS}(V_{DS})$ (presa per un prefissato valore di V_{GS}) nell'intorno di Q , la conduttanza di uscita rappresenta la pendenza della curva nel punto Q ; all'aumentare della pendenza, aumenta la conduttanza di uscita (o, ciò che è lo stesso, diminuisce la resistenza di uscita r_o , pari al reciproco di g_o).

La conduttanza di uscita assume nei MOSFET una importanza decisamente maggiore rispetto ai JFET ed il motivo è che nei MOSFET è molto più marcato il cosiddetto **effetto della modulazione della lunghezza di canale** effettuato dalla V_{DS} : si tratta, cioè, dell'effetto per cui la lunghezza effettiva di canale diminuisce all'aumentare della V_{DS} e questo fa' sì che, anche in zona di saturazione, la corrente aumenti all'aumentare della V_{DS} appunto.

Tenendo conto di questo effetto nel tracciare le caratteristiche di uscita del MOSFET, abbiamo qualcosa del tipo seguente:



Il fatto che le curve della corrente, nella regione di saturazione, non siano perfettamente orizzontali, ma abbiano una certa pendenza, implica che, in tale regione di funzionamento, la conduttanza di uscita non sia nulla come si ritiene in prima approssimazione, ma abbia un certo valore non nullo, per quanto piccolo.

Da un punto di vista analitico, è possibile inserire questo **effetto di modulazione della lunghezza di canale** nell'equazione che fornisce la corrente nella regione di saturazione: tale equazione diventa infatti

$$I_{DS} = k(V_{GS} - V_{Th})^2(1 + \lambda V_{DS})$$

ed è evidente che essa prevede una dipendenza lineare della I_{DS} dalla V_{DS} secondo il parametro λ , che prende appunto il nome di **parametro della modulazione della lunghezza di canale**.

Facciamo osservare comunque, che *al pari dei JFET, l'effetto della modulazione della lunghezza di canale è tanto meno marcato quanto minore è il valore della I_{DS}* . Questo fatto può essere messo bene in evidenza determinando l'espressione della conduttanza di uscita e, in particolare, del suo reciproco, denominato **resistenza di uscita**, in funzione della corrente.

Applicando semplicemente la definizione, abbiamo che

$$g_o = \frac{\partial}{\partial V_{DS}} (k(V_{GS} - V_{Th})^2(1 + \lambda V_{DS})) = \underbrace{k(V_{GS} - V_{Th})^2}_{I_{DS}^Q} \lambda$$

Confrontando questa espressione con quella della corrente di drain e tenendo conto che λ ha un valore molto piccolo nei JFET, possiamo concludere che

$$g_o = \lambda I_{DS}^Q$$

e quindi anche che

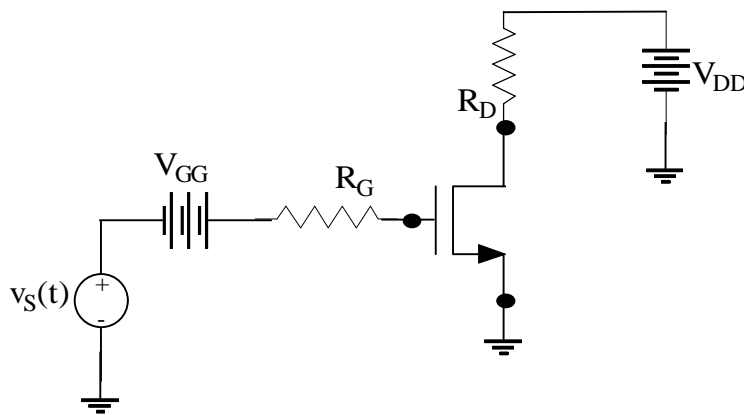
$$r_o = \frac{1}{\lambda I_{DS}^Q}$$

Queste formule, perfettamente identiche a quelle trovate per i JFET, ci dicono che *la pendenza delle curve della corrente, nella regione di saturazione, aumenta all'aumentare della corrente*.

Circuito invertitore a MOSFET

Introduzione

Quando abbiamo esaminato i JFET, abbiamo considerato una semplice applicazione di tali dispositivi in un circuito che abbiamo chiamato **invertitore**. Vogliamo adesso studiare lo stesso circuito, sostituendo però al JFET un MOSFET a canale n a svuotamento:



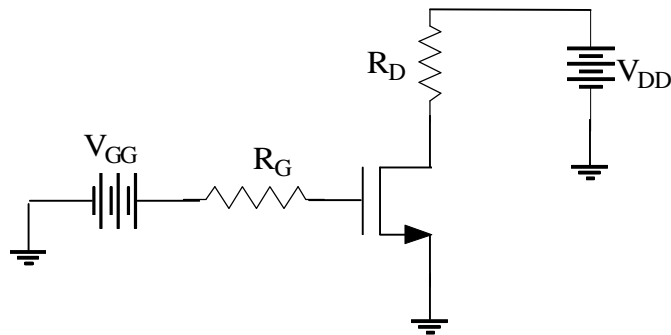
Ci interessa anche questa volta sia la determinazione del punto di lavoro del circuito sia la determinazione della sua caratteristica di trasferimento in tensione, da ottenere individuando la dipendenza della tensione V_{DS} (tensione di uscita) da quella in ingresso V_{GS} .

Facciamo però una osservazione preliminare: abbiamo detto, all'inizio dello studio dei MOSFET, che questi transistori presentano 4 terminali anziché 3 come i JFET o come altri FET (MESFET ed HEMT); il quarto terminale è il *terminale di bulk*, connesso al substrato della struttura del transistor: questo terminale, nella maggior parte delle applicazioni circuitali, viene connesso al punto a tensione minima del circuito, quando il MOSFET è a canale n, o al punto a tensione massima quando il MOSFET è a canale p. Nella figura appena disegnata, il terminale di bulk non è stato nemmeno indicato perché si sottintende che esso sia a massa così come il source.

Ad ogni modo, è bene ricordare che il terminale di bulk può anche essere posto ad una tensione non nulla, specialmente quando si vuole utilizzare la polarizzazione tra source e substrato appunto al fine di modificare il valore della tensione di soglia (si parla, in questo caso, di **effetto di corpo**).

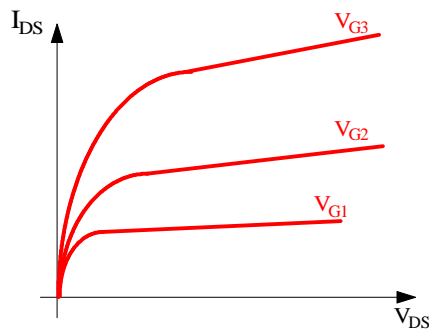
Determinazione del punto operativo

Cominciamo l'analisi del nostro circuito con la determinazione del punto operativo. Questo significa, evidentemente, che non ci interessa, per il momento, il segnale $v_s(t)$, per cui ci concentriamo sul circuito seguente:



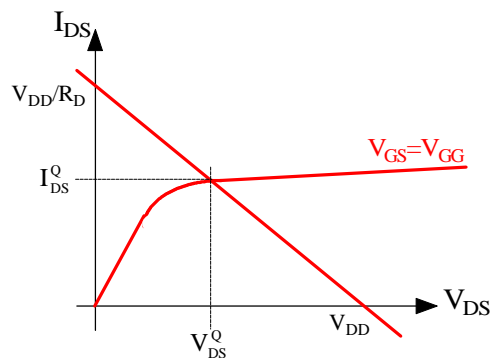
Innanzitutto, essendo il MOSFET un elemento biporta, dovremmo teoricamente individuare due distinti punti di lavoro, uno sulla caratteristica di ingresso (cioè sulle curve di I_G in funzione di V_{GS}) e l'altro sulla caratteristica di uscita (cioè sulle curve della I_{DS} in funzione della V_{DS}). In realtà, invece, ci basta considerare quello sulla caratteristica di uscita, per il semplice fatto che sappiamo di poter ritenere nulla, così come abbiamo fatto nei JFET, la corrente di gate.

Determiniamo allora il punto operativo alla porta di uscita. Le curve della corrente I_{DS} in funzione della tensione V_{DS} sono del tipo seguente:



La prima cosa da fare è individuare la curva che ci interessa, in base al valore della tensione applicata tra i terminali di gate e di source: non essendoci corrente al terminale di gate, risulta chiaramente $V_{GS}=V_{GG}$. Supponiamo allora, per esempio, che la corrispondente curva sia quella centrale tra quelle disegnate nell'ultima figura.

A questo punto, per individuare il punto operativo Q , è sufficiente intersecare la suddetta curva con la retta di carico corrispondente al circuito connesso alla porta di uscita:



Abbiamo così ricavato, in modo esclusivamente grafico, il punto operativo del MOSFET e quindi dell'intero circuito. Da un punto di vista analitico, invece.

dobbiamo mettere a sistema l'equazione della corrente I_{DS} nel MOSFET con l'equazione della retta di Thevenin disegnata nell'ultima figura.

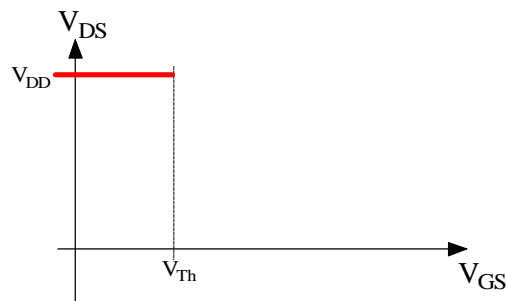
Qui subentra la complicazione, già accennata in precedenza, del fatto che, nel MOSFET come nel JFET, ci sono due diverse equazioni della corrente a seconda di quale sia la regione di funzionamento del dispositivo: siamo costretti perciò a fare una ipotesi iniziale su quale sia la regione di funzionamento, in modo da usare la corrispondente equazione e da trovare il punto di lavoro; fatto questo, dovremo verificare se questo punto di lavoro sia congruente con l'ipotesi di partenza e, solo in caso affermativo, potremo considerarlo corretto, mentre invece, in caso negativo, dovremo rifare in conti con l'altra equazione.

Caratteristica di trasferimento in tensione

Il passo successivo della nostra analisi sul circuito invertitore consiste nel trovare la relazione che intercorre tra la tensione di ingresso V_{GS} e la tensione in uscita V_{DS} . L'unico modo per trovare questa relazione è lo stesso adottato per i JFET, ossia costruire, per punti e a livello essenzialmente qualitativo, un grafico della V_{DS} in funzione della V_{GS} .

Cominciamo la nostra analisi dal caso in cui $V_{GS}=V_{GG}\leq V_{Th}$ (ricordiamo che la tensione di soglia, per un MOSFET a canale n, è positiva): se la tensione di gate non supera il valore di soglia, la corrente di drain è nulla (in quanto non si è ancora formato lo strato di inversione), per cui non c'è caduta di tensione sul resistore R_D e quindi la tensione V_{DS} coincide con la tensione V_{DD} .

Possiamo perciò cominciare a tracciare la caratteristica di trasferimento nel modo seguente:



Nel momento in cui la V_{GS} supera la V_{Th} , si forma il canale tra drain e source e quindi il MOSFET entra in conduzione: ciò significa che adesso la I_{DS} non è più nulla, per cui non è nulla la caduta di tensione su R_D e quindi la V_{DS} prende a diminuire rispetto al valore V_{DD} . Il modo con cui la I_{DS} aumenta, e quindi con cui la V_{DS} diminuisce, si ricava per punti dalle caratteristiche di uscita del JFET, individuando come varia il punto operativo Q man mano che la V_{GS} diventa sempre meno negativa.

E' possibile, comunque, ragionare anche a livello analitico: infatti, applicando la LKT alla maglia di uscita, otteniamo che

$$V_{DS} = V_{DD} - R_D I_{DS}$$

Considerando che la polarizzazione del dispositivo è fatta in modo tale che, non appena la V_{GS} supera la V_{Th} , il dispositivo vada in saturazione, l'espressione della corrente è $I_{DS} = k(V_{GS} - V_{Th})^2$, per cui l'espressione della V_{DS} diventa

$$V_{DS} = V_{DD} - R_D k (V_{GS} - V_{Th})^2$$

Questa relazione mostra che, con il dispositivo in saturazione, la tensione di uscita V_{DS} ha una dipendenza quadratica da quella di ingresso V_{GS} .

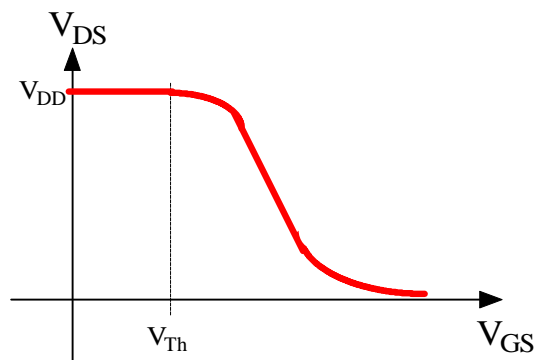
Ovviamente, questa dipendenza cambia nel momento in cui la V_{GS} sale a tal punto che il punto operativo si sposti dalla zona di saturazione a quella lineare: in questa regione, infatti, l'equazione della corrente è

$$I_{DS} = 2k \left[(V_{GS} - V_{Th}) V_{DS} - \frac{V_{DS}^2}{2} \right]$$

per cui abbiamo che

$$V_{DS} = V_{DD} - R_D 2k \left[(V_{GS} - V_{Th}) V_{DS} - \frac{V_{DS}^2}{2} \right]$$

Tirare fuori, da questa equazione, la V_{DS} è tutt'altro che facile. Ad ogni modo, l'andamento che si ottiene è del tipo seguente:



Si tratta, evidentemente, di una curva perfettamente analoga a quella individuata per il JFET, salvo il fatto che, in quel caso, ci riferivamo a tensioni di gate negative, mentre qui ci riferiamo a tensioni di gate positive. Ciò che conta, però, è sempre il fatto che, man mano che la tensione di ingresso V_{GS} aumenta, la tensione di uscita V_{DS} diminuisce e viceversa.

Modello incrementale di un MOSFET

Una volta conclusa l'analisi statica del circuito, ossia la determinazione del punto di lavoro e, eventualmente delle caratteristiche statiche di funzionamento, possiamo passare all'**analisi dinamica**, che cioè indagherà sul comportamento del circuito nei riguardi di un eventuale piccolo segnale $V_s(t)$ applicato al suo ingresso.

Per svolgere questo tipo di analisi, dobbiamo ricorrere ad un nuovo modello circuitale del MOSFET, che appunto tenga conto delle “azioni” del dispositivo nei confronti di “piccole variazioni” del punto operativo fissato dal circuito di polarizzazione. Tale nuovo modello circuitale prende il nome di **modello incrementale**. Per questioni evidenti di semplicità, deve trattarsi di un circuito lineare.

Abbiamo visto che la corrente I_{DS} che fluisce tra i terminali di drain e source è funzione sia della tensione V_{DS} tra questi terminali sia della tensione V_{GS} applicata al terminale di controllo: possiamo cioè scrivere simbolicamente che $I_D = f(V_{DS}, V_{GS})$, dove la funzione f rappresenta evidentemente una delle due equazioni esaminate prima, ossia una equazione per la regione lineare ed una per la regione di saturazione.

Supponiamo allora di aver polarizzato il MOSFET in un certo punto di lavoro Q : usiamo il termine “polarizzare” per indicare che i segnali applicati al transistor sono costanti e, quindi, tali che il punto di lavoro Q rimanga invariato nel tempo.

Supponiamo adesso di sovrapporre, ai segnali di polarizzazione, un segnale generico variabile nel tempo (una sinusoidale, un’onda quadra e così via): la presenza di questo segnale provoca delle variazioni continue, sia della tensione di drain sia della tensione di gate, rispetto ai valori corrispondenti al punto di lavoro; queste variazioni ΔV_{DS} e ΔV_{GS} determinano, a loro volta, una variazione ΔI_D della corrente di drain: tale variazione, nell’ipotesi che il segnale applicato in ingresso sia “piccolo” (2), è esprimibile, in modo approssimato, mediante uno *sviluppo in serie di Taylor* della funzione $I_{DS} = f(V_{DS}, V_{GS})$: arrendoci ai termini lineari, otteniamo quindi che

$$\Delta I_{DS} = \left. \frac{\partial I_{DS}}{\partial v_{GS}} \right|_{V_{DS}=\text{cost}} \Delta V_{GS} + \left. \frac{\partial I_{DS}}{\partial v_{DS}} \right|_{V_{GS}=\text{cost}} \Delta V_{DS}$$

Facendo le posizioni

$$\begin{aligned} i_d &= \Delta I_D \\ v_g &= \Delta V_{GS} \\ v_d &= \Delta V_{DS} \end{aligned}$$

quella relazione diventa

$$\Delta i_{ds} = \left. \frac{\partial i_{DS}}{\partial v_{GS}} \right|_{V_{DS}=\text{cost}} v_{gs} + \left. \frac{\partial i_{DS}}{\partial v_{DS}} \right|_{V_{GS}=\text{cost}} \Delta v_{ds}$$

Ricordando poi come sono state definite la transconduttanza g_m e la conduttanza di uscita g_o , questa relazione può essere scritta nella forma

$$\boxed{i_{ds} = g_m v_{gs} + g_o v_{ds}}$$

Questa relazione costituisce un **modello incrementale** che consente di studiare la corrente di segnale di drain i_{ds} in funzione della tensione di gate di segnale v_{gs} e della tensione di drain di segnale v_{ds} .

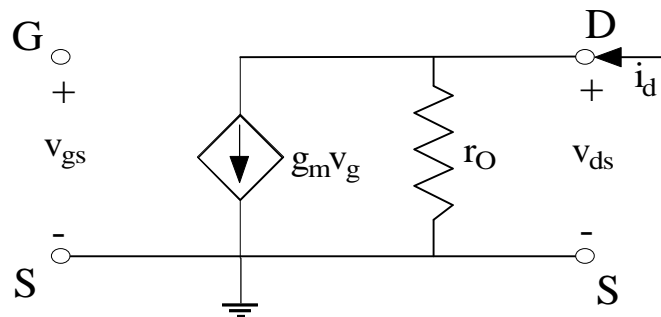
² Così come già osservato in precedenza, le cosiddette “condizioni di piccolo segnale” si hanno quando il segnale in ingresso non è tale da eccitare fenomeni non lineari nel dispositivo. Questo aspetto sarà approfondito più avanti.

E' evidente che si considera una dipendenza lineare della corrente dalle due tensioni: questa è ovviamente una approssimazione, derivata dal fatto che abbiamo arrestato lo sviluppo in serie di Taylor ai primi due termini, trascurando gli altri (cioè il termine quadratico, il termine cubico e così via). Tuttavia, *l'approssimazione fornita da quella equazione sarà tanto migliore quanto più piccoli sono i valori dei termini DV_{GS} e DV_{DS} , ossia quanto più piccole sono le variazioni di tensione alle due porte del MOSFET, ossia quanto più piccola è l'ampiezza del segnale che il MOSFET riceve in ingresso.*

Questo aspetto sarà comunque approfondito più avanti.

Modello circuitale incrementale

Il modello matematico incrementale ricavato nel paragrafo precedente può essere facilmente tradotto in un equivalente modello circuitale, riportato nella figura seguente:



Questo circuito evidenzia sostanzialmente due aspetti:

- in primo luogo, la corrente di gate è nulla, visto che il terminale di gate si ritiene isolato;
- in secondo luogo, i contributi alla corrente di drain vengono sia dalla tensione di gate, tramite la transconduttanza g_m , sia dalla tensione di drain, tramite la resistenza di uscita r_o .

E' bene comunque precisare che questo circuito (ed il relativo modello matematico) non è valido sempre, ma solo in condizioni quasi statiche, ossia quando la frequenza del segnale applicato è sufficientemente bassa. Al contrario, per frequenze di lavoro più alte, sarebbe necessario considerare anche *gli effetti capacitivi* presenti nel dispositivo, il che imporrebbe l'aggiunta di almeno due capacità: una **capacità C_{GS}** tra il gate ed il source e una **capacità C_{GD}** tra il gate ed il drain (3).

Un'altra osservazione importante è la seguente: nel discorso che abbiamo fatto per arrivare al modello per piccoli segnali, non è mai entrato in gioco il fatto che il transistor in esame fosse un MOSFET; questo significa che il discorso fatto, se ripetuto per un JFET, porterebbe allo stesso identico risultato. Diciamo quindi che *la relazione*

³ Anche se ne parleremo in seguito, possiamo già accennare al fatto che *queste capacità sono non-lineari*, nel senso che dipendono dalle condizioni di polarizzazione; tuttavia, è abbastanza lecito considerarle costanti nell'intorno del punto di polarizzazione considerato. Oltre a questo, sottolineiamo anche che la presenza di una capacità posta tra il gate ed il drain modifica leggermente quanto abbiamo detto fino ad ora sulla corrente di gate, in quanto fa' sì che essa non sia più nulla.

$$i_{ds} = g_m v_{gs} + g_o v_{ds}$$

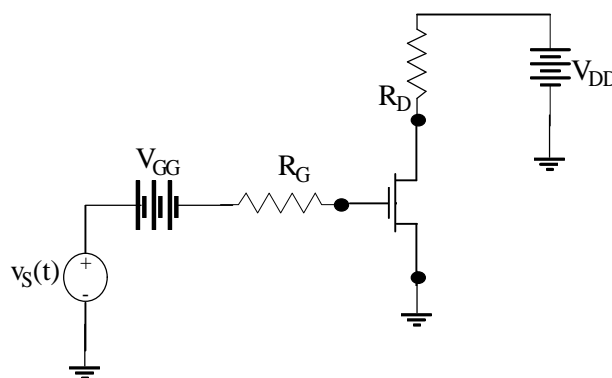
e la sua rappresentazione circuitale valgono sia per un JFET sia per un MOSFET. Ovviamente, la differenza, a parità di punto di lavoro, è nei valori numerici dei parametri incrementali g_m e g_o :

- per quanto riguarda la g_m , i valori sono generalmente molto simili tra JFET e MOSFET;
- al contrario, sono profondamente diversi i valori della g_o , specialmente nella regione di saturazione, che poi è quella che interessa nel funzionamento di questi dispositivi come amplificatori: *nel MOSFET si hanno valori di g_o maggiori rispetto al JFET*, per via del fatto, già sottolineato in precedenza, che l'effetto della modulazione della lunghezza di canale è più marcato nei MOSFET che non nei JFET (visto che i MOSFET sono generalmente a canale corto, mentre i JFET sono generalmente a canale lungo) e quindi la g_o è minore nei JFET (ossia la r_o è più grande nei JFET).

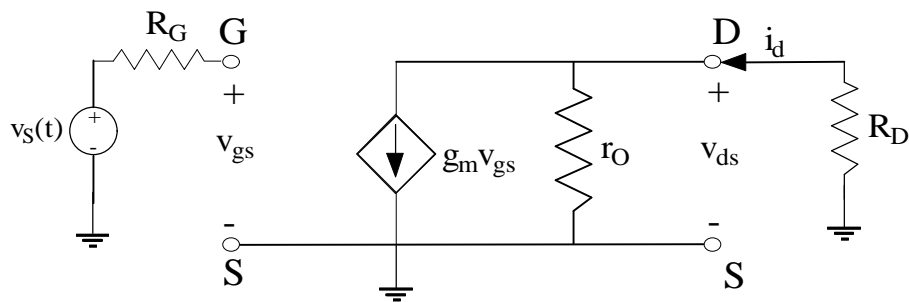
Facciamo anche osservare che, in ogni caso, il valore della r_o di un MOSFET è talmente grande da poter essere spesso trascurata (la si sostituisce cioè con un circuito aperto), specialmente se si vuole una analisi più qualitativa che quantitativa del comportamento del dispositivo.

Guadagno di tensione nel circuito invertitore

Una volta introdotto il modello circuitale incrementale del MOSFET, vediamo subito come esso va utilizzato, consideriamo nuovamente il circuito invertitore esaminato in precedenza:



Abbiamo detto che i generatori V_{GG} e V_{DD} , unitamente alle resistenze R_D e R_G , servono solo a polarizzare il dispositivo nel punto di lavoro prescelto: questo significa che, una volta individuato tale punto di lavoro, una volta calcolati i valori di g_m e g_o e una volta sostituito il MOSFET con il suo circuito equivalente, tali generatori vanno cortocircuitati. Il circuito da esaminare diventa dunque il seguente:



Questo circuito è chiaramente lineare in quanto l'uso dello sviluppo in serie di Taylor arrestato ai termini del primo ordine consente di ritenere lineare il comportamento del MOSFET (che lineare, invece, non è) nell'intorno del punto di lavoro.

Inoltre, come detto prima, nel circuito non compaiono V_{GG} e V_{DD} , che servono solo per fissare il punto di lavoro prescelto: tutte le informazioni circa il punto di lavoro sono adesso racchiuse nei valori di g_m e r_o , il che significa che, variando il punto di lavoro, otterremmo lo stesso identico circuito, ma con diversi valori di tali parametri.

Un primo importante calcolo che possiamo fare su quel circuito riguarda il cosiddetto **guadagno di tensione**, ossia il rapporto tra la tensione di uscita v_{ds} e la tensione di ingresso v_s :

$$A_v = \frac{v_{OUT}}{v_{IN}} = \frac{v_{ds}}{v_s}$$

Ci è sufficiente valutare quanto vale la tensione di uscita, prevedendo che essa dipenda linearmente da quella di ingresso.

La tensione di uscita non è altro che la tensione ai capi del parallelo tra R_D ed r_o , per cui, considerando che tale parallelo è alimentato dalla corrente $g_m v_{gs}$ (cambiata di segno), possiamo scrivere che

$$v_{ds} = (-g_m v_{gs}) \frac{r_o R_D}{r_o + R_D}$$

Considerando che la corrente di gate è nulla, non c'è alcuna caduta di tensione su R_G , per cui la tensione di ingresso è $v_{gs}=v_s$ e quindi

$$v_{ds} = \frac{-g_m r_o R_D}{r_o + R_D} v_s$$

Possiamo dunque concludere che

$$A_v = \frac{v_{ds}}{v_s} = -\frac{g_m r_o R_D}{r_o + R_D} = -\frac{g_m R_D}{1 + \frac{R_D}{r_o}} = -\frac{g_m}{\frac{1}{R_D} + \frac{1}{r_o}}$$

Questa relazione, nelle varie forme in cui è stata posta, si presta ad una serie di considerazioni:

- per prima cosa, non deve meravigliare la presenza del segno “-”, che indica solo la *natura invertente del circuito*, ossia il fatto che il segnale di uscita è sempre in opposizione di fase (cioè sfasato di 180°) rispetto a quello in ingresso;
- in secondo luogo, quando il MOSFET presenta resistenza di uscita r_o abbastanza maggiore della R_D , la r_o può essere sostituita da un circuito aperto e l'espressione del guadagno può anche essere approssimata con $A_v = -g_m R_D$, il che ci dice che, *al fine di ottenere un elevato guadagno di tensione con un circuito invertente, è necessario avere, oltre ad una elevata transconduttanza, anche un elevato valore della R_D* ; ⁽⁴⁾
- in terzo luogo, il valore più alto possibile del guadagno si ha quando $R_D = \infty$ e vale chiaramente $A_{v,max} = -g_m r_o$: questo significa che *il migliore guadagno di tensione si ottiene con la porta di uscita “a vuoto”, mentre, quanto più piccolo è il valore della R_D sistemata alla porta di uscita, tanto peggiore è il guadagno*. Detto anche in altre parole, il valore $A_{v,max}$ è solo un valore ideale, in quanto la presenza di una R_D non infinita contribuisce a deteriorarlo;
- possiamo inoltre trovare una espressione del guadagno massimo in funzione direttamente della corrente di polarizzazione I_{DS}^Q : infatti, ricordando che la resistenza di uscita vale $r_o = 1/\lambda I_{DS}^Q$ ed anche che la transconduttanza vale $g_m = 2\sqrt{kI_{DS}^Q}$, possiamo riscrivere il guadagno massimo nella forma

$$A_{v,max} = -\frac{2}{\lambda} \sqrt{\frac{k}{I_{DS}^Q}}$$

Questa formula è importante in quanto indica che *si ottiene un guadagno massimo (ideale) di tensione tanto più alto quanto più bassa è la corrente di polarizzazione*. In altre parole, se si vuole lavorare al meglio delle prestazioni con un MOSFET (ma anche con un JFET, visto che le formule sono identiche), è opportuno mantenersi su valori bassi di polarizzazione (purché si sia sempre in saturazione).

Errore di non linearità

Quando abbiamo costruito il circuito equivalente incrementale del MOSFET, abbiamo sottolineato come esso si ottenga da una linearizzazione della caratteristica del dispositivo nell'intorno del punto di lavoro: da un punto di vista analitico, questa linearizzazione corrisponde a ricavare l'equazione

$$i_{ds} = g_m v_{gs} + g_o v_{ds}$$

⁴ Del resto, se R_D è elevata, può diventare meno lecita l'approssimazione di trascurare la r_o , per cui è sempre opportuno ragionare attentamente sull'opportunità di certe semplificazioni.

(sulla base della quale abbiamo costruito il circuito) a partire da una linearizzazione secondo Taylor della funzione $I_{DS} = f(V_{DS}, V_{GS})$ che lega la corrente alle tensioni di polarizzazione.

Vogliamo allora valutare quale **errore** commettiamo nel momento in cui valutiamo la corrente i_{ds} con questo procedimento approssimato.

Innanzitutto, abbiamo fatto vedere, nel paragrafo precedente, come le migliori prestazioni di un MOSFET (di un FET in generale) come amplificatore si ottengano polarizzando il dispositivo nella regione di saturazione: questo significa, nel caso del MOSFET, che l'equazione che lega la corrente alle tensioni di polarizzazione, in regime statico, è

$$I_{DS} = k(V_{GS} - V_{Th})^2 (1 + \lambda V_{DS})$$

Per i calcoli che ci accingiamo a fare, possiamo anche trascurare l'effetto della modulazione della lunghezza di canale da parte della V_{DS} (il che equivale ad assumere $g_o=0$ o $r_o=\infty$ in zona di saturazione, ossia $\lambda=0$): con questa approssimazione, l'equazione da impiegare diventa semplicemente

$$I_{DS} = k(V_{GS} - V_{Th})^2$$

Questa è dunque la corrente relativa al punto di polarizzazione: possiamo esprimerci dicendo che si tratta del contributo alla corrente di drain dovuto al solo segnale costante V_{GS} di polarizzazione.

Adesso supponiamo che, a questo segnale di polarizzazione, venga aggiunto in ingresso al transistor un piccolo segnale v_{gs} che si vuole amplificare mediante il dispositivo: applicando la sovrapposizione degli effetti, possiamo scrivere che la corrente I_{ds} che deriva dalla applicazione del segnale continuo di polarizzazione e del piccolo segnale da amplificare vale

$$I_{ds} = I_{DS}^Q + i_{ds} = k((V_{GS}^Q + v_{gs}) - V_{Th})^2$$

La corrente che si ottiene è evidentemente somma di una corrente di polarizzazione I_{DS} e di una corrente di segnale i_{DS} . Sviluppando un po' i calcoli, abbiamo che

$$\begin{aligned} I_{ds} = I_{DS}^Q + i_{ds} &= k((V_{GS}^Q - V_{Th}) + v_{gs})^2 = k((V_{GS}^Q - V_{Th})^2 + v_{gs}^2 + 2(V_{GS}^Q - V_{Th})v_{gs}) = \\ &= k(V_{GS}^Q - V_{Th})^2 + kv_{gs}^2 + 2k(V_{GS}^Q - V_{Th})v_{gs} \end{aligned}$$

Questa relazione può anche essere scritta diversamente, in quanto

- il termine $k(V_{GS}^Q - V_{Th})^2$ non è altro che la corrente di polarizzazione I_{DS}^Q ;
- il termine $2k(V_{GS}^Q - V_{Th})v_{gs}$ non è altro che la transconduttanza g_m in zona di saturazione.

Abbiamo dunque che

$$I_{ds} = I_{DS}^Q + i_{ds} = I_{DS}^Q + kv_{gs}^2 + g_m v_{gs}$$

Ricavando da questa relazione la corrente di segnale i_{ds} , otteniamo

$$i_{ds} = kv_{gs}^2 + g_m v_{gs}$$

Questa è dunque l'espressione più corretta per la corrente di segnale i_{ds} , presa ovviamente ritenendo $g_o=0$: se la confrontiamo con la relazione $i_{ds} = g_m v_{gs}$ usata per costruire il modello incrementale (ritenendo $g_o v_{ds} = 0$), osserviamo evidentemente che la differenza tra le due è nel termine kv_{gs}^2 , che nel modello incrementale non è stata usata.

Possiamo allora affermare che *l'errore che noi commettiamo nell'uso del modello incrementale è*

$$\epsilon_{nl} (\%) = \frac{kv_{gs}^2}{g_m v_{gs}} (*100) = \frac{k}{g_m} v_{gs} (*100)$$

Questa relazione indica che **l'errore (percentuale) di non linearità ϵ_{nl} commesso trascurando il termine kv_{gs}^2 nella valutazione della corrente di segnale i_{ds} è tanto maggiore quanto maggiore è la tensione v_{gs} di segnale, ossia quanto maggiore è l'ampiezza del segnale che applichiamo in ingresso al dispositivo.**

Siamo ora in grado di quantificare cosa intendiamo per "piccolo segnale": dire che il modello incrementale è valido in presenza di "piccolo" segnale applicato in ingresso al dispositivo significa che deve essere piccola l'ampiezza della tensione di ingresso v_{gs} dovuta al segnale. Per stabilire quale possa essere il limite oltre il quale non possiamo più ritenere di essere in regime di piccolo segnale, possiamo aiutarci con un esempio numerico.

Supponiamo che la tensione di gate di segnale sia $v_{gs} = 1(V)$; supponiamo inoltre che il FET sia caratterizzato da $k = 2 * 10^{-4} (A/V^2)$ e da $g_m = 10 (mA/V)$; applicando la formula trovata prima, troviamo che l'errore di non-linearità commesso con l'uso del modello incrementale è $\epsilon_{nl} = 0.02 = 2\%$ e si tratta evidentemente di un valore più che accettabile.

N.B. Possiamo anche fare un confronto tra il valore appena ottenuto per un FET ed il valore che abbiamo in precedenza misurato per un diodo al quale veniva applicato in ingresso un segnale di ampiezza pari alla tensione termica 0.026V: nonostante l'ampiezza di questo segnale sia di gran lunga inferiore al valore 1V preso per il FET, abbiamo calcolato per il diodo un errore di non linearità pari al 26%, cioè decisamente maggiore rispetto al 2% trovato per il FET. Questo serve a dire che il diodo è un elemento molto più non-lineare rispetto ad un FET: di conseguenza, mentre, per il diodo, assumiamo di essere in regime di piccolo segnale quando le variazioni del segnale applicato non superano i 0.026V, per i FET possiamo tollerare anche variazioni maggiori.

Distorsione da non-linearità

Viene da chiedersi che cosa succede aumentando l'ampiezza del segnale in ingresso al dispositivo oltre il limite corrispondente alle condizioni di "piccolo

segnale": è chiaro che aumenta l'errore di non linearità, per cui ci interessa sapere a che cosa ciò corrisponde dal punto di vista fisico.

L'analisi da fare è identica a quella fatta per i diodi, nel senso che il segnale in uscita, oltre a contenere una armonica avente la stessa frequenza del segnale in ingresso, presenta anche delle armoniche a frequenza doppia, dovute proprio al fatto che il termine kv_{gs}^2 assume adesso una importanza non trascurabile. Abbiamo cioè ancora una volta il fenomeno della **distorsione da non-linearità** visto per i diodi.

Sussiste, a questo proposito, la seguente definizione: *prende il nome di **distorsione armonica del 2° ordine** (simbolo HD_2) il rapporto tra il valore efficace A_2 dell'armonica a frequenza doppia in uscita e il valore efficace A_1 dell'armonica fondamentale, sempre in uscita:*

$$HD_2 = \frac{A_2}{A_1}$$

Osservazioni conclusive

Dalle considerazioni fatte negli ultimi paragrafi, possiamo trarre alcune importanti conclusioni:

- in primo luogo, sulla scorta dei teoremi visti in precedenza a proposito delle reti resistive, possiamo concludere che, *mentre è possibile ottenere amplificazione di segnale SOLO con elementi non-lineari, allo stesso tempo, proprio l'impiego di questo tipo di elementi comporta che non si possa superare un certo limite per l'ampiezza dei segnali da amplificare, pena l'introduzione delle distorsioni armoniche prima citate;*
- in secondo luogo, osservando la relazione $\epsilon_{nl} = \frac{k}{g_m} v_{gs}$, che fornisce l'errore di non-linearità per un FET, ci accorgiamo che, *a parità di segnale in ingresso e a parità di k , l'errore minore si ha nei dispositivi dove maggiore è la transconduttanza;*
- in modo analogo, sempre in base all'espressione di ϵ_{nl} , si deduce che, *a parità di segnale in ingresso e a parità di transconduttanza, l'errore minore si ha in quei dispositivi dove minore è il valore del parametro k : allora, confrontando un MOSFET e un JFET da questo punto di vista, si deduce che l'errore minore si ha nei JFET; il motivo è il seguente: il parametro fondamentale da cui dipende k è la capacità, che nel JFET è la capacità associata al canale, mentre nel MOSFET è la capacità associata all'ossido; allora, essendo la regione di canale del JFET molto più estesa della regione di ossido nel MOSFET, è chiaro che, a parità di dimensioni geometriche W ed L , la capacità del JFET è di gran lunga inferiore a quella del MOSFET e quindi lo stesso vale per k .*

Autore: **Sandro Petrizzelli**

e-mail: sandry@iol.it

sito personale: <http://users.iol.it/sandry>